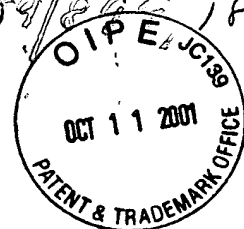


日本国特許庁
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日
Date of Application:

2000年 7月10日

出願番号
Application Number:

特願2000-208306

出願人
Applicant(s):

キヤノン株式会社

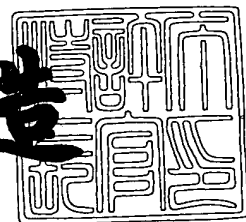
RECEIVED
OCT 16 2001
TC 2800 MAIL ROOM

RECEIVED
OCT 15 2001
TC 2800 MAIL ROOM

2001年 8月 3日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3069374

【書類名】 特許願

【整理番号】 4266067

【提出日】 平成12年 7月10日

【あて先】 特許庁長官 殿

【国際特許分類】 H04N 5/32

【発明の名称】 撮像装置、放射線撮像装置及びそれを用いた放射線撮像システム

【請求項の数】 22

【発明者】

 【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社
社内

 【氏名】 田代 和昭

【発明者】

 【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社
社内

 【氏名】 結城 修

【発明者】

 【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社
社内

 【氏名】 海部 紀之

【発明者】

 【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社
社内

 【氏名】 光地 哲伸

【特許出願人】

 【識別番号】 000001007

 【氏名又は名称】 キヤノン株式会社

 【代表者】 御手洗 富士夫

【代理人】

【識別番号】 100065385

【弁理士】

【氏名又は名称】 山下 穰平

【電話番号】 03-3431-1831

【手数料の表示】

【予納台帳番号】 010700

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9703871

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 撮像装置、放射線撮像装置及びそれを用いた放射線撮像システム

【特許請求の範囲】

【請求項 1】 被写体像を複数の領域に分割して撮像する、光電変換部を含む画素を複数配列した撮像領域と、

前記領域内の複数の光電変換部間に設けられた、外部端子又は／及び保護回路と、

を有することを特徴とする撮像装置。

【請求項 2】 請求項 1 に記載の撮像装置において、前記保護回路は保護抵抗を備えることを特徴とする撮像装置。

【請求項 3】 請求項 1 又は 2 に記載の撮像装置において、前記保護回路は保護ダイオードを備えることを特徴とする撮像装置。

【請求項 4】 請求項 1 乃至 3 のいずれか 1 項に記載の撮像装置において、前記外部端子にバンプが付されていることを特徴とする撮像装置。

【請求項 5】 請求項 1 乃至 4 のいずれか 1 項に記載の撮像装置において、前記外部端子は、1 画素領域につき全面積を占めることを特徴とする撮像装置。

【請求項 6】 請求項 1 乃至 4 のいずれか 1 項に記載の撮像装置において、前記外部端子は、1 画素領域につき部分面積を占めることを特徴とする撮像装置。

【請求項 7】 請求項 1 乃至 4 のいずれか 1 項に記載の撮像装置において、前記保護回路は、1 画素領域につき全面積を占めることを特徴とする撮像装置。

【請求項 8】 請求項 1 乃至 4 のいずれか 1 項に記載の撮像装置において、前記保護回路は、1 画素領域につき部分面積を占めることを特徴とする撮像装置。

【請求項 9】 請求項 1 乃至 4 のいずれか 1 項に記載の撮像装置において、前記外部端子は、1 画素領域に配されることを特徴とする撮像装置。

【請求項 10】 請求項 1 乃至 4 のいずれか 1 項に記載の撮像装置において、前記外部端子は、複数の画素領域に配されることを特徴とする撮像装置。

【請求項 11】 請求項 10 に記載の撮像装置において、前記外部端子は各画素領域で部分面積を占めることを特徴とする撮像装置。

【請求項 12】 請求項 1 乃至 4 のいずれか 1 項に記載の撮像装置において、前記外部端子と前記保護回路が同一の画素領域に配されることを特徴とする撮像装置。

【請求項 13】 請求項 12 に記載の撮像装置において、前記外部端子と前記保護回路が並んで配されることを特徴とする撮像装置。

【請求項 14】 請求項 12 に記載の撮像装置において、前記外部端子と前記保護回路が重なって配されることを特徴とする撮像装置。

【請求項 15】 請求項 1 乃至 4 のいずれか 1 項に記載の撮像装置において、前記外部端子と前記保護回路が異なった画素領域に配されることを特徴とする撮像装置。

【請求項 16】 請求項 1 乃至 4 のいずれか 1 項に記載の撮像装置において、前記外部端子が配される画素領域と前記保護回路が配される画素領域が相互に隣接することを特徴とする撮像装置。

【請求項 17】 請求項 1 乃至 4 のいずれか 1 項に記載の撮像装置において、前記外部端子が配される画像領域と前記保護回路が配される画素領域が相互に離間していることを特徴とする撮像装置。

【請求項 18】 請求項 17 に記載の撮像装置において、前記外部端子と前記保護回路の間に保護抵抗が備わることを特徴とする撮像装置。

【請求項 19】 請求項 1 乃至 18 のいずれか 1 項に記載の撮像装置において、第 1 の領域と第 2 の領域との境界辺に挟まれる配線に接続される外部端子であって前記第 1 の領域に配される外部端子のいずれもが、前記境界辺に挟まれる他の配線に接続される外部端子であって前記第 2 の領域に配される外部端子のいずれもと、前記境界辺に沿った方向の同位置に無いことを特徴とする撮像装置。

【請求項 20】 被写体を複数の領域に分割して 1 つの像を形成する撮像装置において、第 1 の領域と第 2 の領域との境界辺に挟まれる配線に接続される外部端子であって前記第 1 の領域に配される外部端子のいずれもが、前記境界辺に挟まれる他の配線に接続される外部端子であって前記第 2 の領域に配される外部

端子のいずれもと、前記境界辺に沿った方向の同位置に無いことを特徴とする撮像装置。

【請求項 2 1】 請求項 1 乃至 2 0 のいずれか 1 項に記載の撮像装置と、シンチレータ板と、ファイバーオプティックプレートを備えることを特徴とする放射線撮像装置。

【請求項 2 2】 請求項 2 1 に記載の放射線撮像装置と、
前記放射線撮像装置からの信号を処理する信号処理手段と、
前記信号処理手段からの信号を記録するための記録手段と、
前記信号処理手段からの信号を表示するための表示手段と、
前記信号処理手段からの信号を伝送するための伝送処理手段と、
前記放射線を発生させるための放射線源とを具備することを特徴とする放射線撮像システム。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は撮像装置に関し、特に、放射線撮像装置、放射線撮像装置システムに関する。本発明は、更に特には、X線やガンマ線等の高エネルギー放射線を使って画像を読み取る大面積放射線撮像装置とそのシステムに関する。

【0 0 0 2】

【従来の技術】

医療のさまざまな分野でデジタル化が進んでいる。X線診断の分野でも、画像のデジタル化のため2次元の撮像装置が開発されてきている。乳房撮影用、胸部撮影用には最大43cmの大板の画像撮像装置が作られている。

【0 0 0 3】

〔従来技術1〕

大板化しやすいガラス基板上のアモルファスシリコン半導体を使ったセンサパネルを4枚タイル貼りして、大板のX線撮像装置を実現している。既にLCD(Liquid Crystal Display)で確立しているアモルファスシリコン半導体装置の大板化技術(大板の基板、その上への素子の形成技術等)を用いる。この種の技術の例

として、米国特許5315101号に記載のものがある。これに記載の大面積アクティブアレイマトリックスを図19に示す。図19を参照すると、1901は基板、1902は画素、1903は接続リード、1904は共通ターミナルである。

【0004】

〔従来技術2〕

複数の単結晶撮像素子（シリコンなど）を用いて大板のX線撮像装置を作る。この種の技術の例として、米国特許4323925号や米国特許6005911号に記載のものがある。単結晶撮像素子としてはCCD撮像素子やMOS型、CMOS型撮像素子などがある。撮像素子単体はX線動画に十分対応できる性能を有する。

【0005】

米国特許4323925号に記載のイメージセンサを図20に示す。図20を参照すると、2001は被写体、2002はレンズ、2003は被写体の像、2004は表面、2005は連続する光学的副像、2006はテーパ状FOP（ファイバーオプティックプレート）、2007は像入力表面、2008はイメージセンサモジュール、2009は非撮像周辺領域、2010はリード線である。光学的副像2005はテーパ状FOP2006により縮小されて像入力表面2007に入射し、非撮像周辺領域2009を設けて、そこにリード線を接続することができる。

【0006】

【発明が解決しようとする課題】

しかしながら、従来技術1は、以下の問題を有する。

【0007】

1つの像を形成するために最大で4枚（2×2）のセンサパネルしか使用することが出来ない。これは、外周部に外部端子を設け、駆動用の回路を外付けする構成になっているからである。

【0008】

また、せいぜい画素選択スイッチを画素に持つことぐらいしかできない程度に撮像素子に搭載できる信号処理回路の規模が制限される。信号処理回路（ドライ

バ、アンプなど)は外付けである。

【0009】

更に、アモルファスシリコンは、高速動作に対しての半導体特性がよくないので、動画対応の大板撮像装置を作ることが困難である。またアモルファスシリコン撮像素子は単結晶シリコン撮像素子に比べて感度が低いので、高感度が求められるX線動画に対応させることが困難である。

【0010】

また、従来技術2は、以下の問題を有する。

【0011】

個々の撮像素子の大きさが小さい(現状の技術ではウエハサイズは8インチが最大)ので2×2以上の多数枚が必要である。

【0012】

また、単結晶撮像素子を多数用いた単純な大板撮像装置の構成では各撮像素子の合わせ部に、必ずデッドスペースができ(シフトレジスタ、アンプ等の周辺回路や、外部との信号や電源のやり取りのための外部端子や保護回路を設けるための領域が画素領域とは別に必ず必要)、この部分がライン欠陥になり、画質が落ちる。そのためテーパ状FOP(ファイバーオプティックプレート)を用いて、シンチレータからの光を、デッドスペースを避けて撮像素子に導く構成がとられているが、余計なFOPが必要で製造コストがかかる。特にテーパ状FOPは非常にコストがかかる。

【0013】

更に、テーパ状FOPではテーパ角度に応じてシンチレータからの光がFOPに入射しにくくなり、出力光量低下が起こり撮像素子の感度を相殺して装置全体の感度が悪くなる。

【0014】

本発明の目的は、高性能な複数の単結晶シリコンの撮像素子を用いて、繋ぎ目のない画像を提供できる大板の放射線、特にX線撮像装置を提供することである。

【0015】

【課題を解決するための手段】

本発明による撮像装置は、被写体像を複数の領域に分割して撮像する、光電変換部を含む画素を複数配列した撮像領域と、前記領域内の複数の光電変換部間に設けられた、外部端子又は／及び保護回路と、を有することを特徴とする。

【0016】

また、本発明による撮像装置は、上記の撮像装置において、前記保護回路は保護抵抗を備えることを特徴とする。

【0017】

更に、本発明による撮像装置は、上記の撮像装置において、前記保護回路は保護ダイオードを備えることを特徴とする。

【0018】

更に、本発明による撮像装置は、上記の撮像装置において、前記外部端子にパンプが付されていることを特徴とする。

【0019】

更に、本発明による撮像装置は、上記の撮像装置において、前記外部端子は、1画素領域につき全面積を占めることを特徴とする。

【0020】

更に、本発明による撮像装置は、上記の撮像装置において、前記外部端子は、1画素領域につき部分面積を占めることを特徴とする。

【0021】

更に、本発明による撮像装置は、上記の撮像装置において、前記保護回路は、1画素領域につき全面積を占めることを特徴とする。

【0022】

更に、本発明による撮像装置は、上記の撮像装置において、前記保護回路は、1画素領域につき部分面積を占めることを特徴とする。

【0023】

更に、本発明による撮像装置は、上記の撮像装置において、前記外部端子は、1画素領域に配されることを特徴とする。

【0024】

更に、本発明による撮像装置は、上記の撮像装置において、前記外部端子は、複数の画素領域に配されることを特徴とする。

【0025】

更に、本発明による撮像装置は、上記の撮像装置において、前記外部端子は各画素領域で部分面積を占めることを特徴とする。

【0026】

更に、本発明による撮像装置は、上記の撮像装置において、前記外部端子と前記保護回路が同一の画素領域に配されることを特徴とする。

【0027】

更に、本発明による撮像装置は、上記の撮像装置において、前記外部端子と前記保護回路が並んで配されることを特徴とする。

【0028】

更に、本発明による撮像装置は、上記の撮像装置において、前記外部端子と前記保護回路が重なって配されることを特徴とする。

【0029】

更に、本発明による撮像装置は、上記の撮像装置において、前記外部端子と前記保護回路が異なった画素領域に配されることを特徴とする。

【0030】

更に、本発明による撮像装置は、上記の撮像装置において、前記外部端子が配される画素領域と前記保護回路が配される画素領域が相互に隣接することを特徴とする。

【0031】

更に、本発明による撮像装置は、上記の撮像装置において、前記外部端子が配される画素領域と前記保護回路が配される画素領域が相互に離間していることを特徴とする。

【0032】

更に、本発明による撮像装置は、上記の撮像装置において、前記外部端子と前記保護回路の間に保護抵抗が備わることを特徴とする。

【0033】

更に、本発明による撮像装置は、上記の撮像装置において、第 1 の領域と第 2 の領域との境界辺に挟まれる配線に接続される外部端子であって前記第 1 の領域に配される外部端子のいずれもが、前記境界辺に挟まれる他の配線に接続される外部端子であって前記第 2 の領域に配される外部端子のいずれもと、前記境界辺に沿った方向の同位置に無いことを特徴とする。

【 0 0 3 4 】

更に、本発明による撮像装置は、被写体を複数の領域に分割して 1 つの像を形成する撮像装置において、第 1 の領域と第 2 の領域との境界辺に挟まれる配線に接続される外部端子であって前記第 1 の領域に配される外部端子のいずれもが、前記境界辺に挟まれる他の配線に接続される外部端子であって前記第 2 の領域に配される外部端子のいずれもと、前記境界辺に沿った方向の同位置に無いことを特徴とする。

【 0 0 3 5 】

本発明による放射線撮像装置は、上記の撮像装置と、シンチレータ板と、ファイバーオプティックプレートを備えることを特徴とする。

【 0 0 3 6 】

本発明による放射線撮像システムは、上記の放射線撮像装置と、前記放射線撮像装置からの信号を処理する信号処理手段と、前記信号処理手段からの信号を記録するための記録手段と、前記信号処理手段からの信号を表示するための表示手段と、前記信号処理手段からの信号を伝送するための伝送処理手段と、前記放射線を発生させるための放射線源とを具備することを特徴とする。

【 0 0 3 7 】

【発明の実施の形態】

以下、図面を参照して本発明の実施形態について詳細に説明する。

【 0 0 3 8 】

〔実施形態 1〕

実施形態 1 は、本発明の撮像装置の基本構成を示すものである。

【 0 0 3 9 】

図 1 は 1 3 8 m m □ の撮像素子 1 0 1 を 9 枚タイル状に張り合わせて形成した

414mm口の大面積X線撮像装置の撮像素子部分を示す。

【0040】

図2は図1のA-A'断面を示す。ユウロピウム、テルビウム等を付活性体として用いた Gd_2O_2S やCsIなどのシンチレータからなるシンチレータ板201をFOP202の上に設置する。X線203はシンチレータに当たり、可視光に変換される。この可視光を撮像素子101で検出する。シンチレータは、その発光波長が撮像素子101の感度に適合するように選択するのが好ましい。204は、撮像素子101の電源、クロック等を供給し、又、撮像素子から信号を取り出して処理する回路を有する外部処理基板である。205は、各撮像素子101と外部処理基板とを電氣的に接続する配線の一種であるTAB(Tape Automated Bonding)である。

【0041】

9枚の撮像素子101は、実質的に撮像素子間に隙間ができないように貼り合わせる。ここで、実質的に隙間ができないこととは、9枚の撮像素子により形成される画像に撮像素子間の欠落ができないということである。撮像素子101のクロック等や電源の入力、画素からの信号の出力は撮像素子端部に設けた電極パッドに接続したTAB205を通して、撮像素子101の裏側に配置した外部処理基板204との間で行う。TAB205の厚さは画素サイズに対して十分薄く撮像素子101の間の隙間を通して、画像上の欠陥は生じない。

【0042】

図3は現在主流の8インチウエハ301から一個の撮像素子を取り出す場合を示す。8インチウエハ301はN型ウエハであり、これを用い、CMOSプロセスによって138mm口のCMOS型撮像素子101を1枚取りで作成する。

【0043】

図4にCMOS型撮像素子101の各画素を構成する画素部の構成図を示す。401は光電変換をするフォトダイオード(光電変換部)、402は電荷を蓄積するフローティングディフュージョン、403はフォトダイオードが生成した電荷をフローティングディフュージョンに転送する転送MOSトランジスタ(転送スイッチ)、404はフローティングディフュージョンに蓄積された電荷を放電

するためのリセットMOSトランジスタ（リセットスイッチ）、405は行選択をするための行選択MOSトランジスタ（行選択スイッチ）、406はソースフォロワーとして機能する増幅MOSトランジスタ（画素アンプ）である。

【0044】

図5に3×3画素での全体回路の概略図を示す。

【0045】

転送スイッチ403のゲートは垂直走査回路の一種である垂直シフトレジスタ501からのΦTX502に接続され、リセットスイッチ404のゲートは垂直走査回路501からのΦRES503に接続され、行選択スイッチ405のゲートは垂直走査回路501からのΦSEL504に接続されている。

【0046】

光電変換はフォトダイオード401でおこなわれ、光量電荷の蓄積期間中は、転送スイッチ403はオフ状態であり、画素アンプを構成するソースフォロア406のゲートにはこのフォトダイオードで光電変換された電荷は転送されない。該画素アンプを構成するソースフォロア406のゲートは、蓄積開始前にリセットスイッチ404がオンし、適当な電圧に初期化されている。すなわちこれがダークレベルとなる。次に又は同時に行選択スイッチ405がオンになると、負荷電流源と画素アンプ406で構成されるソースフォロワー回路が動作状態になり、ここで転送スイッチ403をオンさせることで該フォトダイオードに蓄積されていた電荷は、該画素アンプを構成するソースフォロア406のゲートに転送される。

【0047】

ここで、選択行の出力が垂直出力線（信号出力線）505上に発生する。この出力は列選択スイッチ（マルチプレクサ）506を水平走査回路の一種である水平シフトレジスタ507によって駆動することにより順次出力部アンプ508へ読み出される。

【0048】

図6は垂直シフトレジスタ501の単位ブロック（一行を選択し駆動するための単位）601を1画素領域（1セル）603に1画素回路602と共に配置し

た様子を示す。1画素回路602は図4に示すものである。垂直シフトレジスタは転送信号 Φ TX、リセット信号 Φ RES、行選択信号 Φ SELを作り出すためにスタティック型シフトレジスタ604と転送ゲート605で構成した簡単な回路を示す。これらはクロック信号線（不図示）からの信号により駆動する。シフトレジスタの回路構成はこの限りではなく、画素加算や間引き読み出し等のさまざまな駆動のさせ方により、任意の回路構成をとることができる。

【0049】

図7に本実施形態の撮像素子の構成（平面図）を示す。

【0050】

本実施形態では垂直シフトレジスタ501Bと水平シフトレジスタ507Bを撮像素子の有効画素領域に配置する。

【0051】

1つのラインを処理するシフトレジスタの1ブロック601を1画素ピッチ内に収まるように配置する。これらのブロックを並べて一連の垂直シフトレジスタブロック501Bとし、水平シフトレジスタブロック507Bとする。これらのブロックは垂直方向、水平方向に直線状に伸びている。

【0052】

これらのシフトレジスタブロック601のある画素の受光部の面積は、他の画素に比べ若干小さくなる。

【0053】

また、本実施形態では、撮像素子端部の1画素の領域に外部端子701Aと保護回路702Bを配置する。外部端子701Aにはバンプ703Aを設け、これに図8に示すようにTAB205を接続し、タイル貼りした撮像素子の裏面に配した外部処理基板204と電氣的接続をとる。

【0054】

本実施形態では、外部端子701が配置される1画素領域（セル）には1画素回路602は無いが、保護回路702が配置される1画素領域には1画素回路602も配される。

【0055】

本実施形態によれば、画像領域中に外部端子701、保護回路702を設けているので、各撮像素子上に外部端子701、保護回路702のための領域を画素領域とは別に設ける必要がない。従って、デッドスペースが実質上なくなるので、全面有効画素領域の撮像素子を実現できる。よって、複数の単結晶撮像素子を実質的に繋ぎ目なくタイル貼りすることができる。

【0056】

また、保護回路702Aを1画素回路602等と同一のCMOSプロセスにより形成できるので、保護回路702Aを任意の位置に形成することができる。

【0057】

ここで、保護回路について説明する。

【0058】

CMOS型撮像素子の外部端子と内部回路との間には静電破壊から内部回路を保護するために、図9に等価回路を示すような保護抵抗81（例えばポリシリコンより成る。）及び保護PN接合ダイオード82、83からなる保護回路が設けられる。外部端子に高電圧が印加されると、この電圧が保護抵抗81およびアルミニウム配線を通して、保護ダイオード82、83に達し、保護ダイオード82、83の一方がオン状態となって、電源電位 V_{cc} 又は接地電位 V_{ss} に放電される。これにより、内部回路に高電圧が印加されないようになっている。ここで、保護抵抗81は放電に伴う電流を制限し、且つ高電圧が保護ダイオード82、83に達する前にある程度その高電圧を減衰させるという役割を担っている。

【0059】

図10に保護回路702Aの一般的な構成例を示す。901はN形半導体基板で、基板901の表面には P^+ 高濃度拡散抵抗902が形成されており、その一端は入力電極907に、他端は出力電極908に接続されている。この P^+ 高濃度拡散抵抗902とN形半導体基板901の間には、電源側PN接合ダイオードが形成されている。またN形半導体基板901の他の部分にはPウェル拡散領域903が形成され、その表面近傍には出力電極908に接続された N^+ 拡散領域904が形成されている。この N^+ 拡散領域904とPウェル拡散領域903とによって接地側PN接合ダイオードが形成されている。なお、905はPウェ

ル拡散領域903を接地するための P^+ 拡散領域、906はフィールド酸化膜、909は接地電極、910は電源電極を示している。

【0060】

実施形態1に示す外部端子701A、保護回路702A、パンプ703Aは供給電源のためのものであるが、実際の撮像素子では、この他にシフトレジスタへ供給するクロック信号等の入力信号のためのもの、各画素からの読出信号等の出力信号のためのもの等がある。

【0061】

[実施形態2]

実施形態2の撮像装置は、基本構成は実施形態1と同じであるが、外部端子、保護回路の配列の様式が実施形態1と異なる。

【0062】

実施形態2では、図11に示すように、1画素領域にパンプ703Bを載置した外部端子701B、保護回路702Bを配置する。なお、画素ピッチは160 μm である。

【0063】

実施形態2によれば、1画素回路602が形成されない1画素領域の数を最小限にすることができる。

【0064】

[実施形態3]

実施形態3の撮像装置は、基本構成は実施形態1と同じであるが、外部端子、保護回路の配列の様式が実施形態1と異なる。

【0065】

実施形態3では、図12に示すように、1画素領域の一部にパンプ703Cを載置した外部端子701C、他の1画素領域の一部に保護回路702Cを配置する。なお、画素ピッチは160 μm である。

【0066】

実施形態2によれば、外部端子701Cが載置された1画素領域及び保護回路702Cが載置された1画素領域に1画素回路602を形成することができ、画

素欠陥が生じない。

【0067】

〔実施形態4〕

実施形態4の撮像装置は、基本構成は実施形態1と同じであるが、外部端子、保護回路の配列の様式が実施形態1と異なる。

【0068】

実施形態4では、図13に示すように、1画素領域にバンプ703Dを載置した外部端子701D、保護ダイオード82D、83D、保護抵抗81Dを配置する。なお、画素ピッチは100 μ mである。

【0069】

実施形態2によれば、画素ピッチが狭くなっても、1画素回路602が形成されない1画素領域の数を最小限にすることができる。

【0070】

〔実施形態5〕

実施形態5の撮像装置は、基本構成は実施形態1と同じであるが、外部端子、保護回路の配列の様式が実施形態1と異なる。

【0071】

実施形態5では、図14に示すように、4画素領域にバンプ703Eを載置した1つの外部端子701Eを配置する。外部端子701Eは、各画素領域では一部の面積しか占めない。また、1画素領域の一部に保護回路702Eを配置する。

【0072】

実施形態5によれば、画素ピッチが狭くなっても、1画素回路602が形成されない1画素領域の数を最小限にすることができる。

【0073】

実施形態5によれば、画素ピッチが狭くなっても、外部端子701Eが載置された1画素領域及び保護回路702Eが載置された1画素領域に1画素回路602を形成することができ、画素欠陥が生じない。

【0074】

〔実施形態 6〕

実施形態 6 の撮像装置は、基本構成は実施形態 1 と同じであるが、外部端子、保護回路の配列の様式が実施形態 1 と異なる。

【0075】

実施形態 5 では、図 15 に示すように、1 画素領域にパンプ 703E を載置した外部端子 701F を配置し、外部端子 701F が配置された 1 画素領域に隣接する 1 画素領域に保護回路 702F を配置する。

【0076】

実施形態 5 によれば、電気的実装が容易となる。

【0077】

〔実施形態 7〕

実施形態 7 の撮像装置は、基本構成は実施形態 1 と同じであるが、外部端子、保護回路の配列の様式が実施形態 1 と異なる。

【0078】

実施形態 5 では、図 16 に示すように、1 画素領域にパンプ 703G を載置した外部端子 701G を配置し、外部端子 701G が配置された 1 画素領域から離間した 1 画素領域に保護回路 702G を配置する。

【0079】

また、保護回路 702G を保護ダイオードに置き換え、配線 1501 を保護抵抗としてもよい。こうすることにより、保護抵抗の抵抗値を上げることができる。

【0080】

実施形態 5 によれば、欠陥画素が離間して存在するので、画像の品位が高まる。

【0081】

〔実施形態 8〕

実施形態 8 は、実施形態 1 乃至 7 に適用できるものである。

【0082】

実施形態 8 では、図 17 に示すように、撮像素子 101A と撮像素子 101B

を相互に隣接するように配置した場合、パンプ703Hを載置する外部端子701Hとパンプ703Jを載置した外部端子701Jを対向しないようにずらして配置する。或いは、パンプ703Hを載置する外部端子701Hとパンプ703Jを載置した外部端子701Jが隣接辺に沿った方向の同位置に無いようにする。図17においては、外部端子701H、701Jは、撮像素子101A、101Bの外周部に配置されているが、本実施形態はこれに限られるものではなく、外部端子701H、701Jは、外部端子701Hと外部端子701Jが隣接辺に沿った方向の同位置に無い条件が満たされる限り、撮像素子101A、101Bの外周部よりも内側に配置されていても良い。

【0083】

こうすることにより、パンプ703Hに接続されたTAB205Hとパンプ703Jに接続されたTAB205Jとが干渉しない状態で、撮像素子101Aと撮像素子101Bとの間の隙間を詰めることができ、撮像素子間の画像の欠陥を無くすることができる。

【0084】

〔実施形態9〕

図18は本発明による放射線撮像装置のX線診断システムへの応用例を示したものである。

【0085】

X線チューブ6050で発生したX線6060は患者あるいは被験者6061の胸部6062を透過し、シンチレータ201、FOP202、撮像素子101、外部処理基板204を備える放射線撮像装置6040に入射する。この入射したX線には患者6061の体内部の情報が含まれている。X線の入射に対応してシンチレータは発光し、これを撮像素子が光電変換して、電気的情報を得る。この情報はデジタルに変換されイメージプロセッサ6070により画像処理され制御室のディスプレイ6080で観察できる。

【0086】

また、この情報は電話回線6090等の伝送手段により遠隔地へ転送でき、別の場所のドクタールームなどディスプレイ6081に表示もしくは光ディスク等

の保存手段に保存することができ、遠隔地の医師が診断することも可能である。
またフィルムプロセッサ6100によりフィルム6110に記録することもできる。

【0087】

【発明の効果】

以上説明したように、本発明によれば、撮像素子の全表面を有効画素領域として、有効画素領域内の画素間に外部端子及び保護回路。従って、撮像素子間に実質的な隙間が生じないように撮像素子を並べることができるので、ある撮像素子の全周を他の撮像素子で囲んで5個（十字状領域の場合）又は9個（3個／行×3個／列の矩形領域の場合）以上の撮像素子により1の画像を形成する撮像装置を形成しても、撮像素子間で画像の不連続性や欠落が生じない。

【0088】

また、上記の構成の撮像装置を形成できるので、アモルファスシリコンの撮像素子ではなく、大型化の困難な単結晶シリコンの撮像素子を使用できることになり、S/Nの良い大画面動画又は高精細動画を撮像することが可能となる。

【0089】

更に、テーパ状FOPを使用しなくて済むので、撮像装置のコストを下げることができる。

【図面の簡単な説明】

【図1】

本発明の実施形態による撮像装置における撮像素子の配列及び走査回路の配列を示す平面図である。

【図2】

本発明の実施形態による撮像装置の構成を示す断面図であり、図1のA-A'断面を示す。

【図3】

本発明の実施形態による撮像素子とその元となるウエハを示す平面図である。

【図4】

本発明の実施形態による撮像素子内の1画素回路の回路図である。

【図 5】

本発明の実施形態による撮像素子の回路図である。

【図 6】

本発明の実施形態 1 による 1 画素領域（セル）の構成を示す概念的平面図である。

【図 7】

本発明の実施形態 1 による撮像素子のレイアウトを示す平面図である。

【図 8】

本発明の実施形態 1 による、TAB を外部端子に接続し、撮像素子間に通す様子を示す断面図である。

【図 9】

保護回路の例を示す等価回路図である。

【図 10】

保護回路の構成を示す断面図である。

【図 11】

本発明の実施形態 2 による撮像素子のレイアウトを示す平面図である。

【図 12】

本発明の実施形態 3 による撮像素子のレイアウトを示す平面図である。

【図 13】

本発明の実施形態 4 による撮像素子のレイアウトを示す平面図である。

【図 14】

本発明の実施形態 5 による撮像素子のレイアウトを示す平面図である。

【図 15】

本発明の実施形態 6 による撮像素子のレイアウトを示す平面図である。

【図 16】

本発明の実施形態 7 による撮像素子のレイアウトを示す平面図である。

【図 17】

本発明の実施形態 8 による撮像素子のレイアウトを示す平面図である。

【図 18】

本発明の実施形態 9 による放射線撮影システムの構成を示す概念図である。

【図 1 9】

従来技術 1 の説明図である。

【図 2 0】

従来技術 2 の説明図である。

【符号の説明】

8 1 保護抵抗

8 2、8 3 保護ダイオード

1 0 1 撮像素子

2 0 1 シンチレータ板

2 0 2 FOP (ファイバーオプティックプレート)

2 0 3 X線

2 0 4 外部処理基板

2 0 5 TAB

5 0 1 垂直シフトレジスタ

5 0 6 列選択スイッチ (マルチプレクサ)

5 0 7 水平シフトレジスタ

5 0 8 出力部アンプ

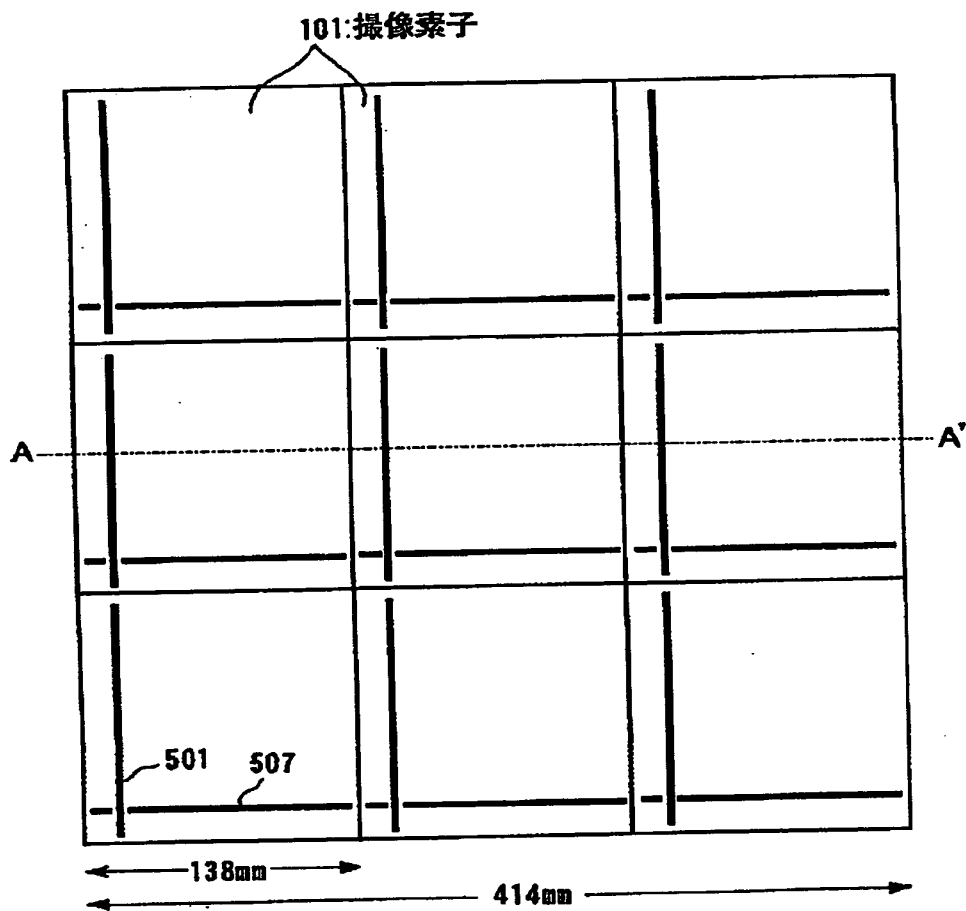
7 0 1 外部端子

7 0 2 保護回路

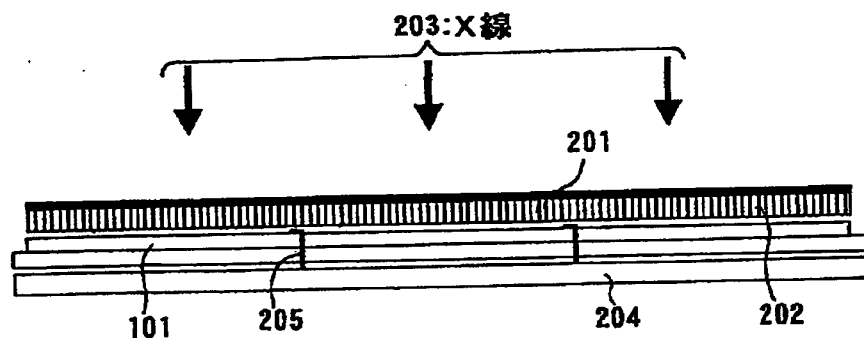
7 0 3 バンプ

【書類名】 図面

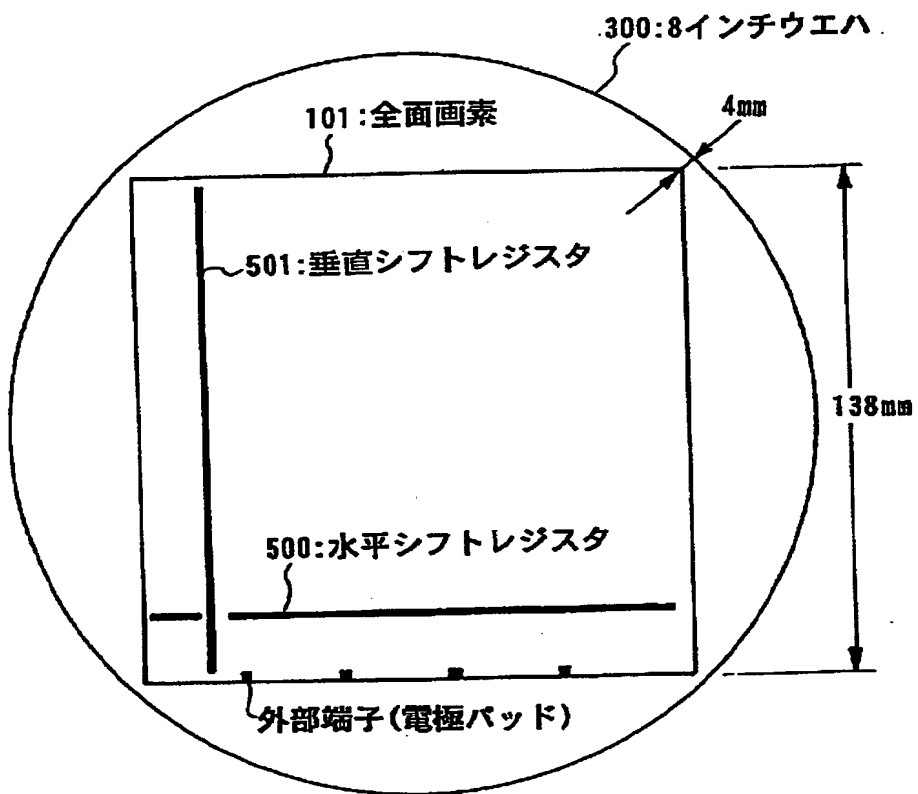
【図 1】



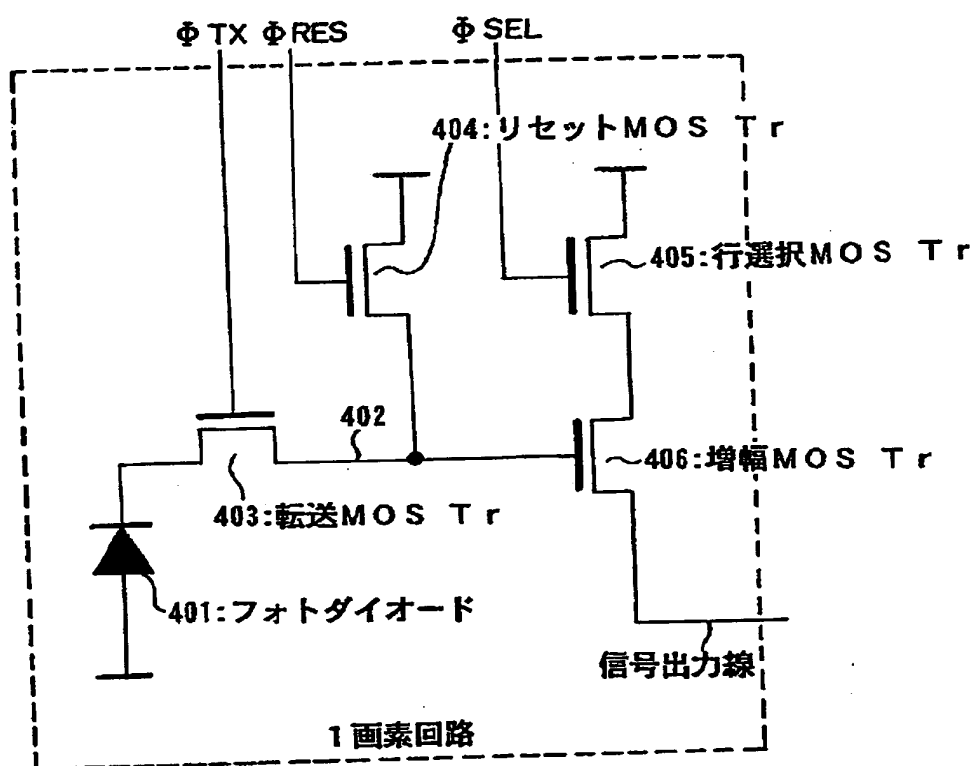
【図 2】



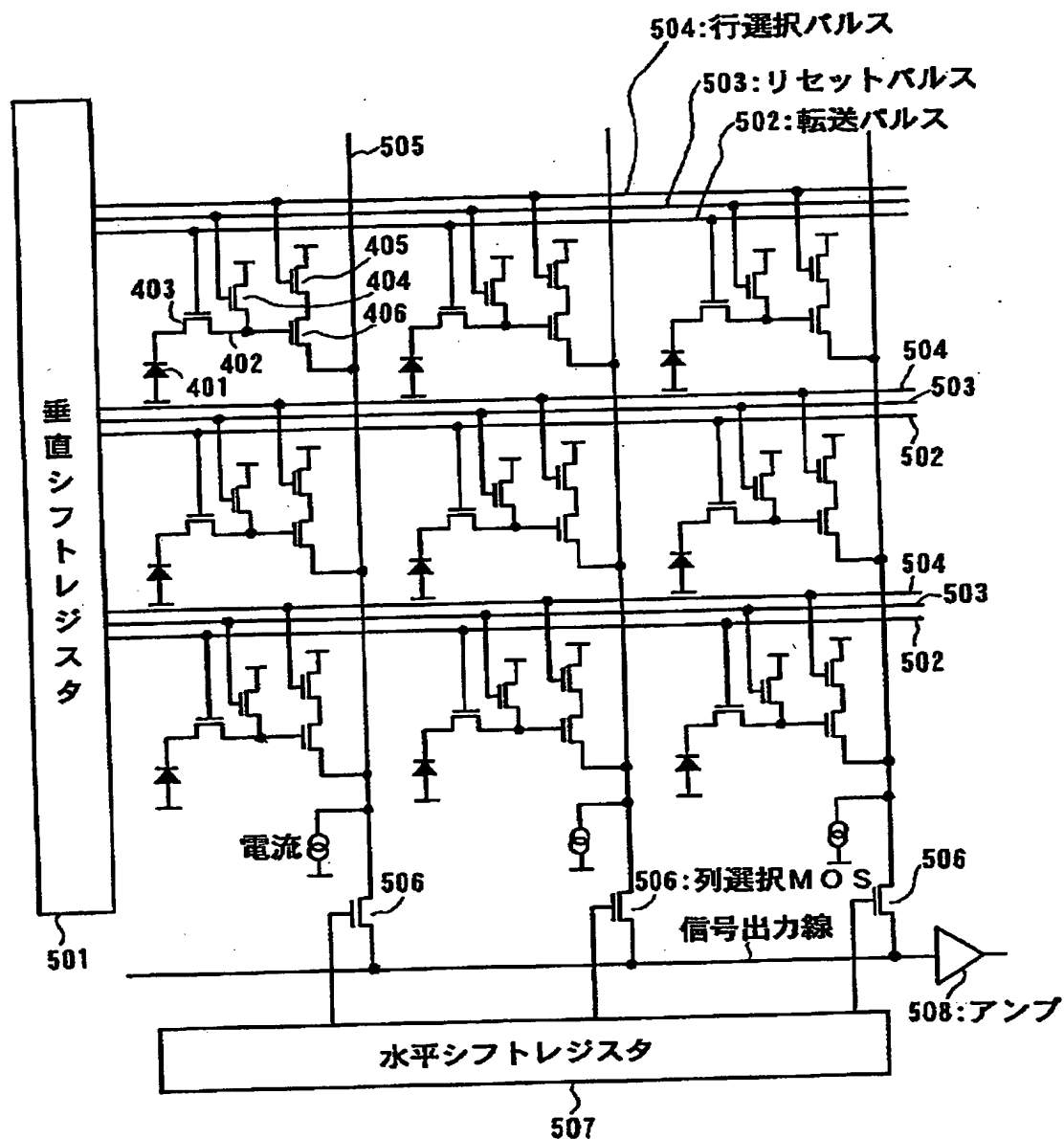
【図3】



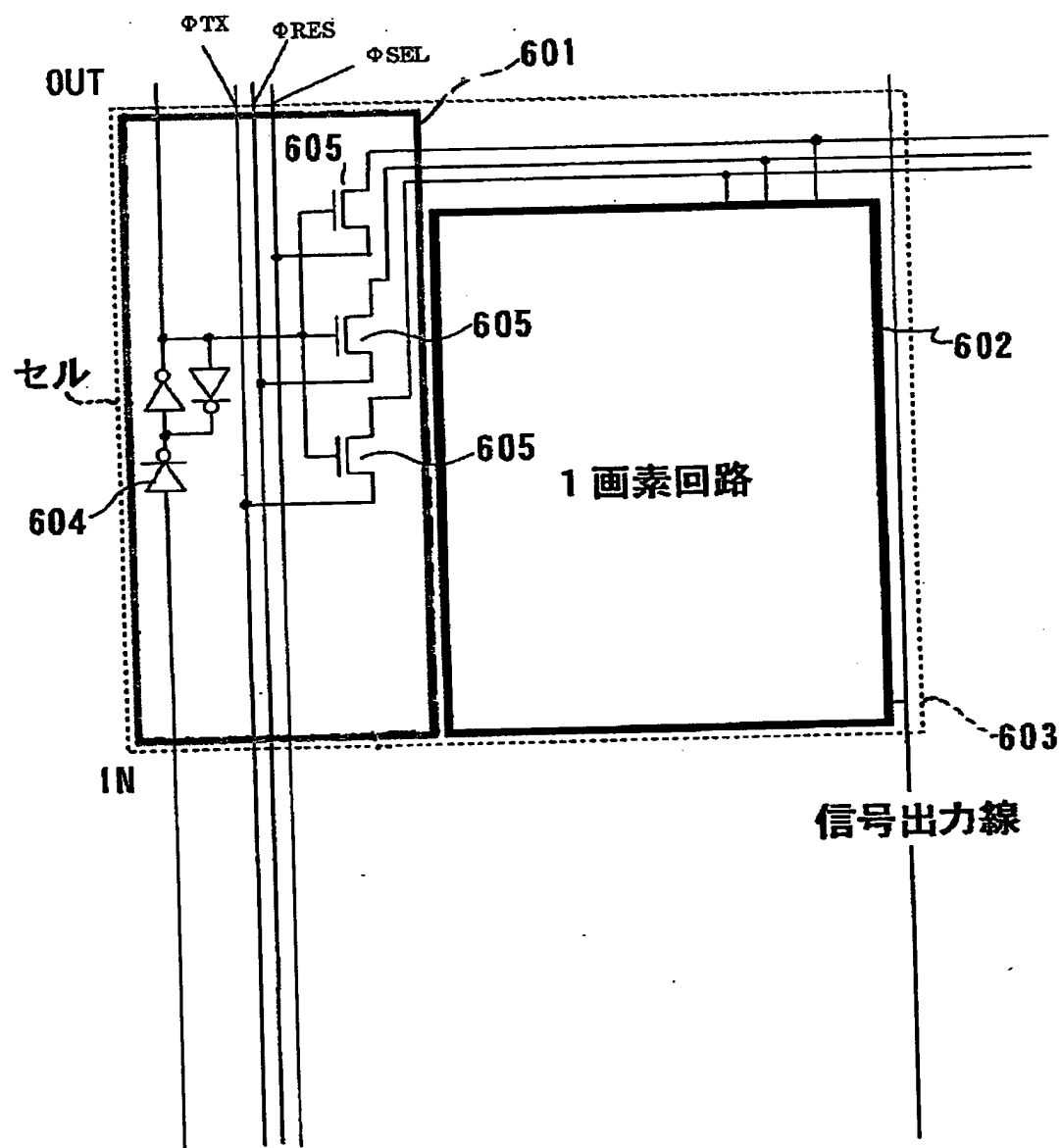
【図4】



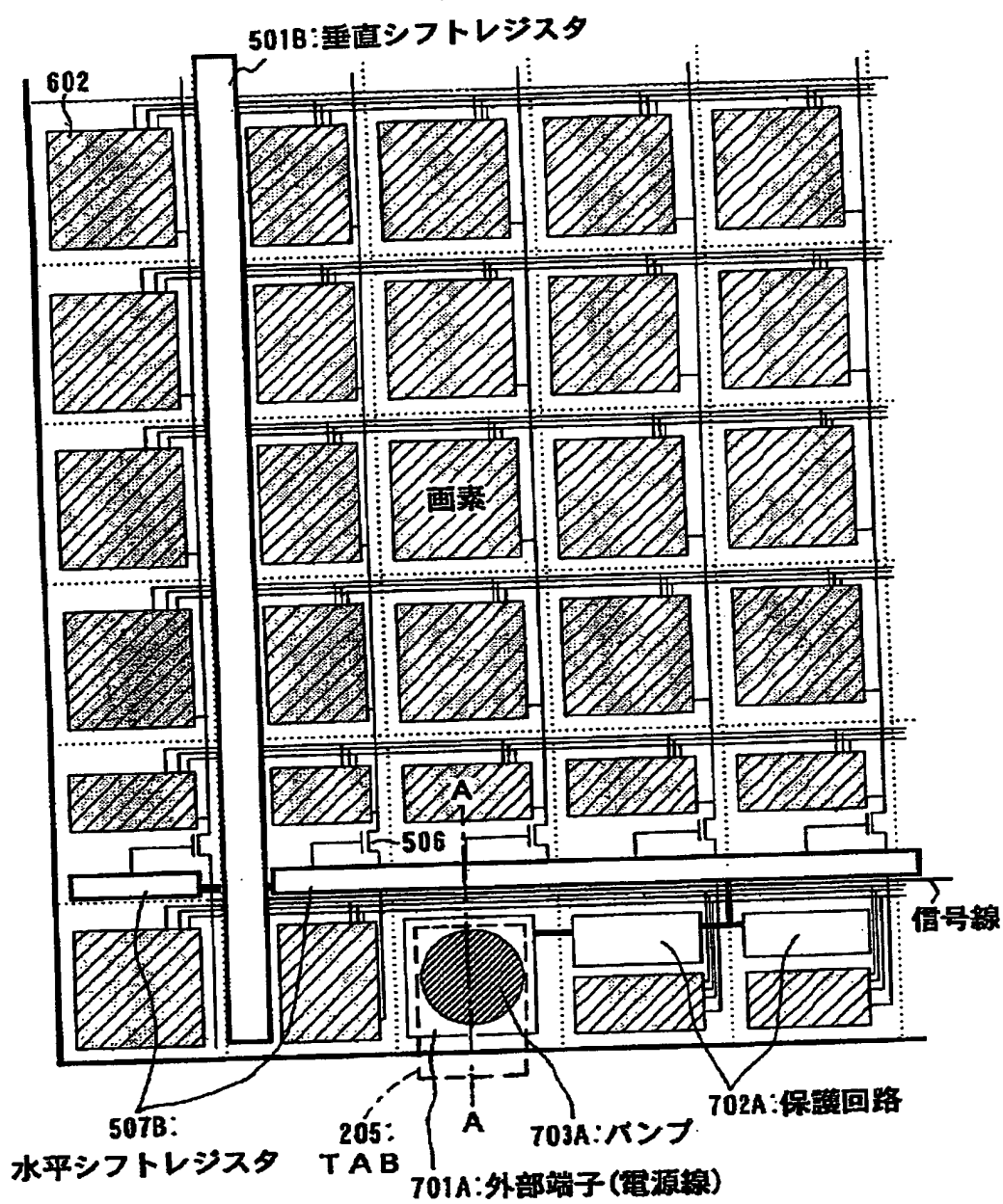
【図5】



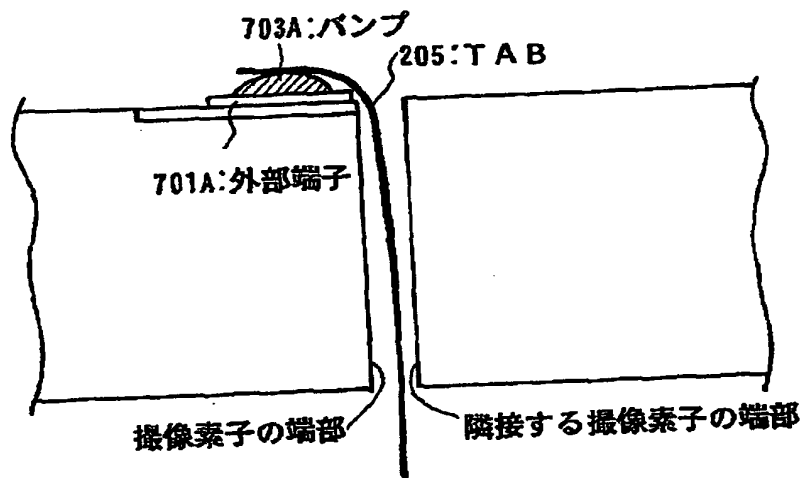
【図 6】



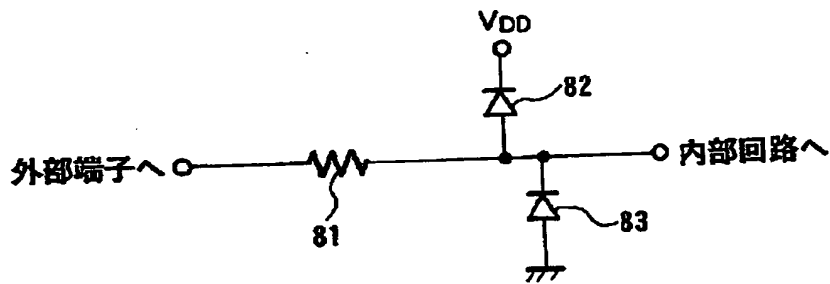
【図 7】



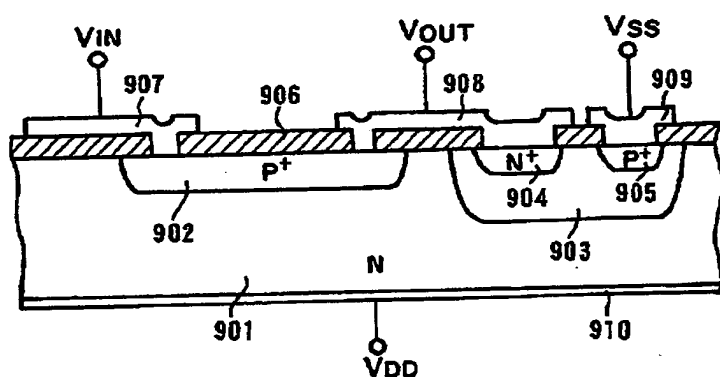
【図 8】



【図 9】

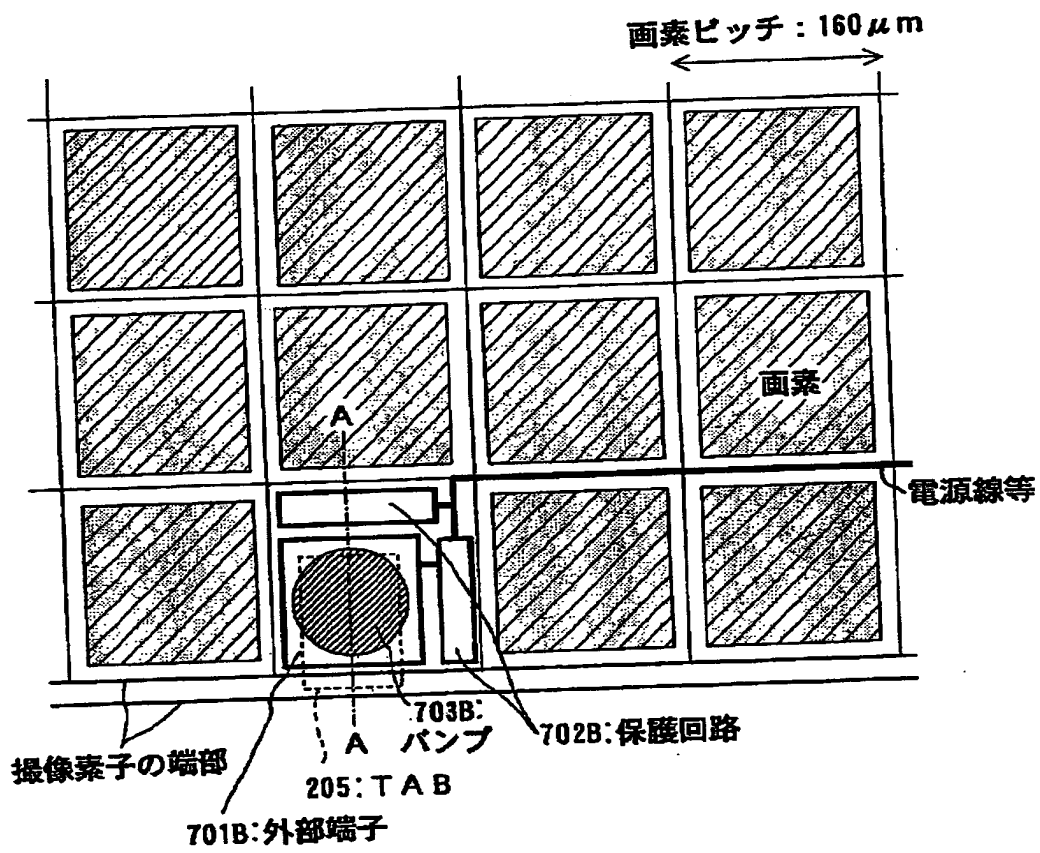


【図 10】

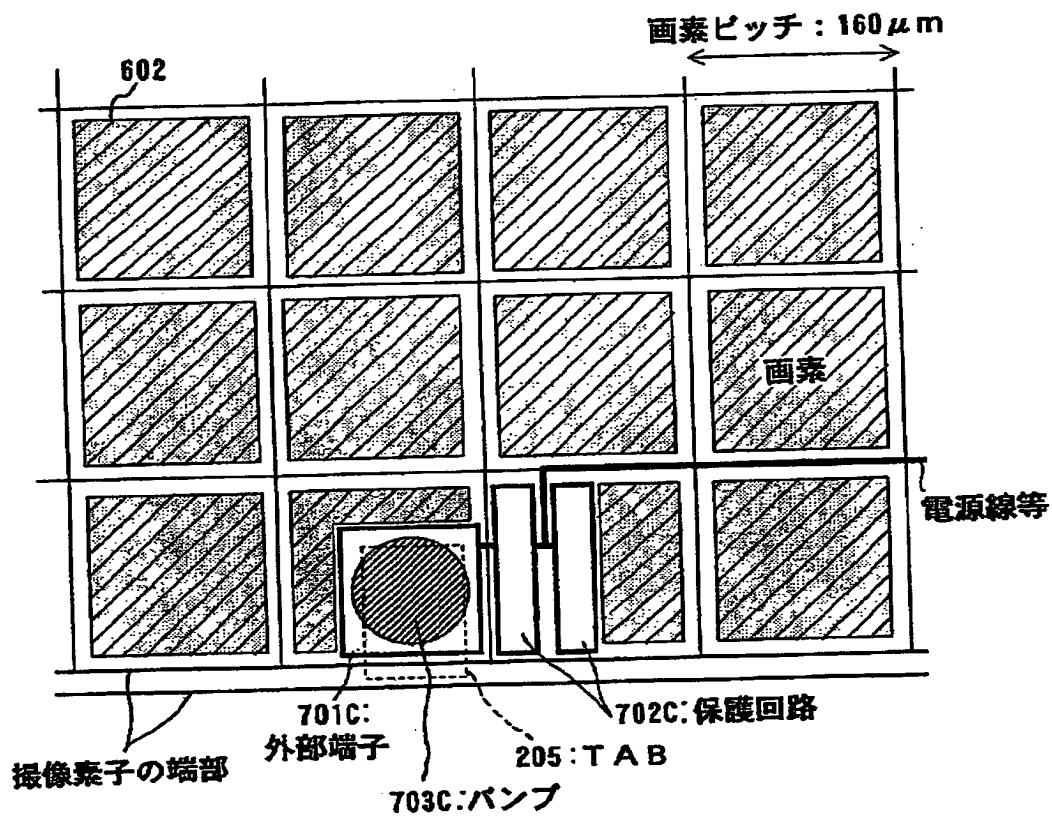


- 901: N型半導体基板
902: P⁺高濃度拡散抵抗
903: ウェル
904: N⁺拡散領域
905: P⁺拡散領域
906: フィールド酸化膜
907: 入力電極
908: 出力電極
909: 接地電極
910: 電源電極

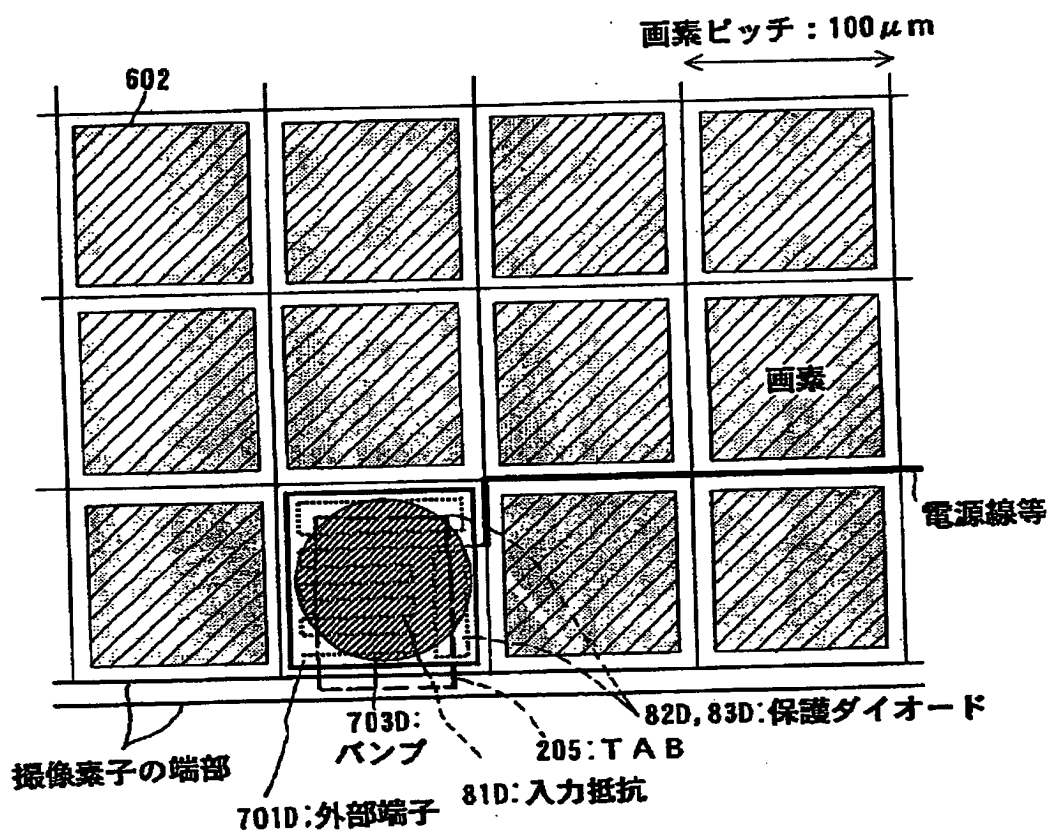
【図 11】



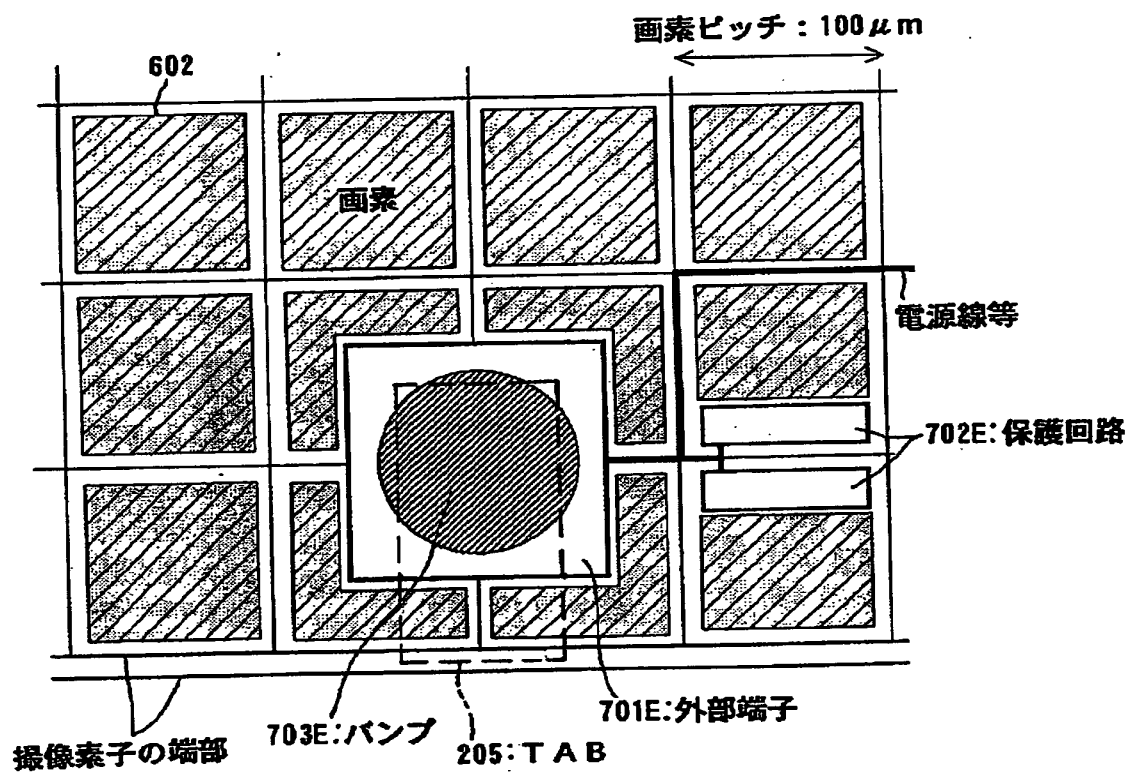
【図12】



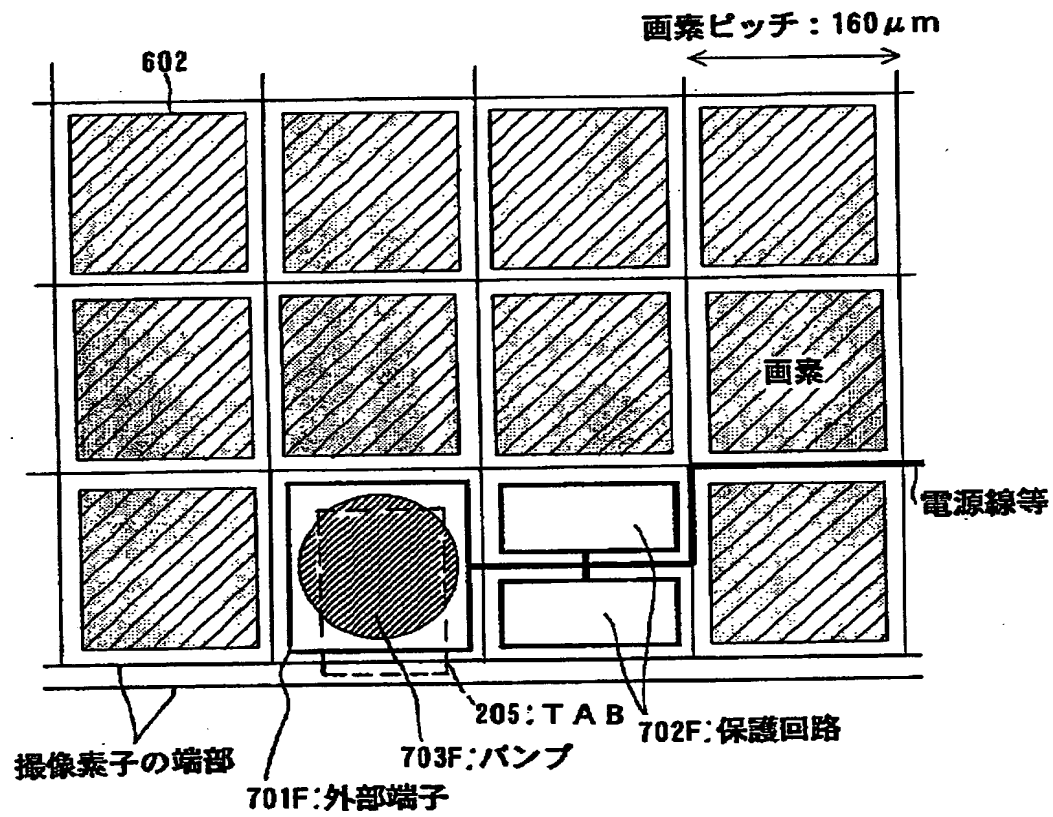
【図 1 3】



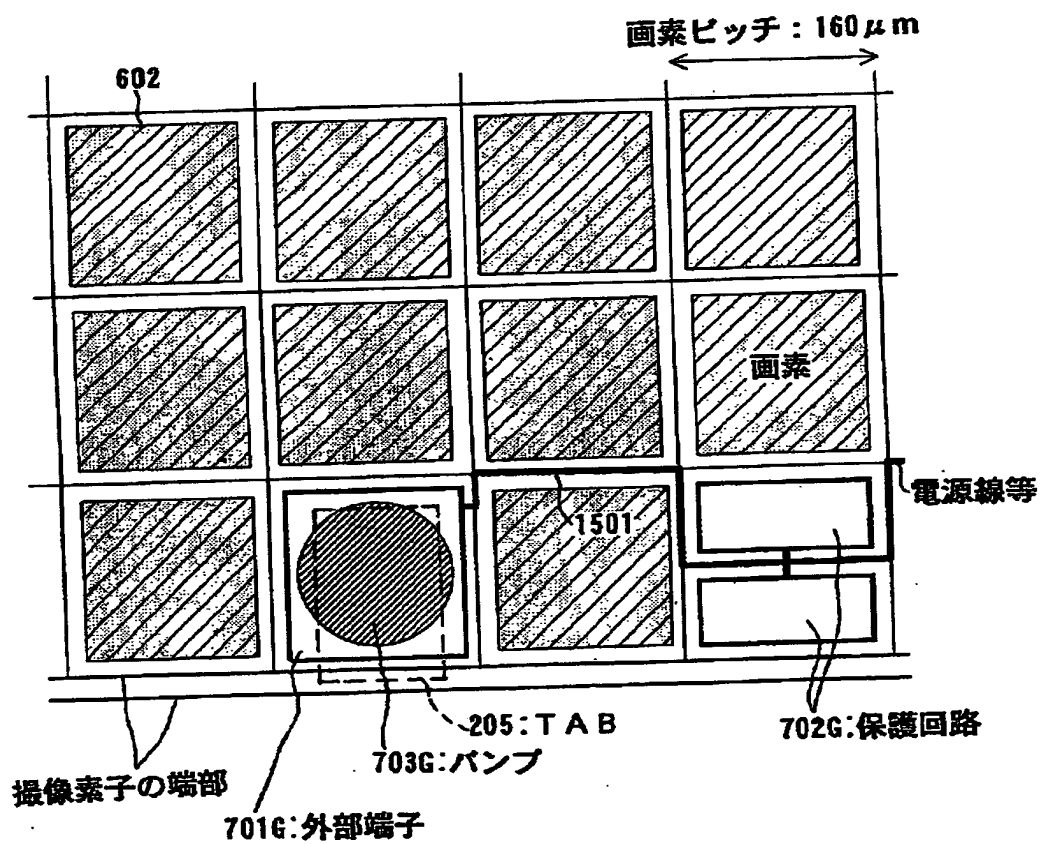
【図 14】



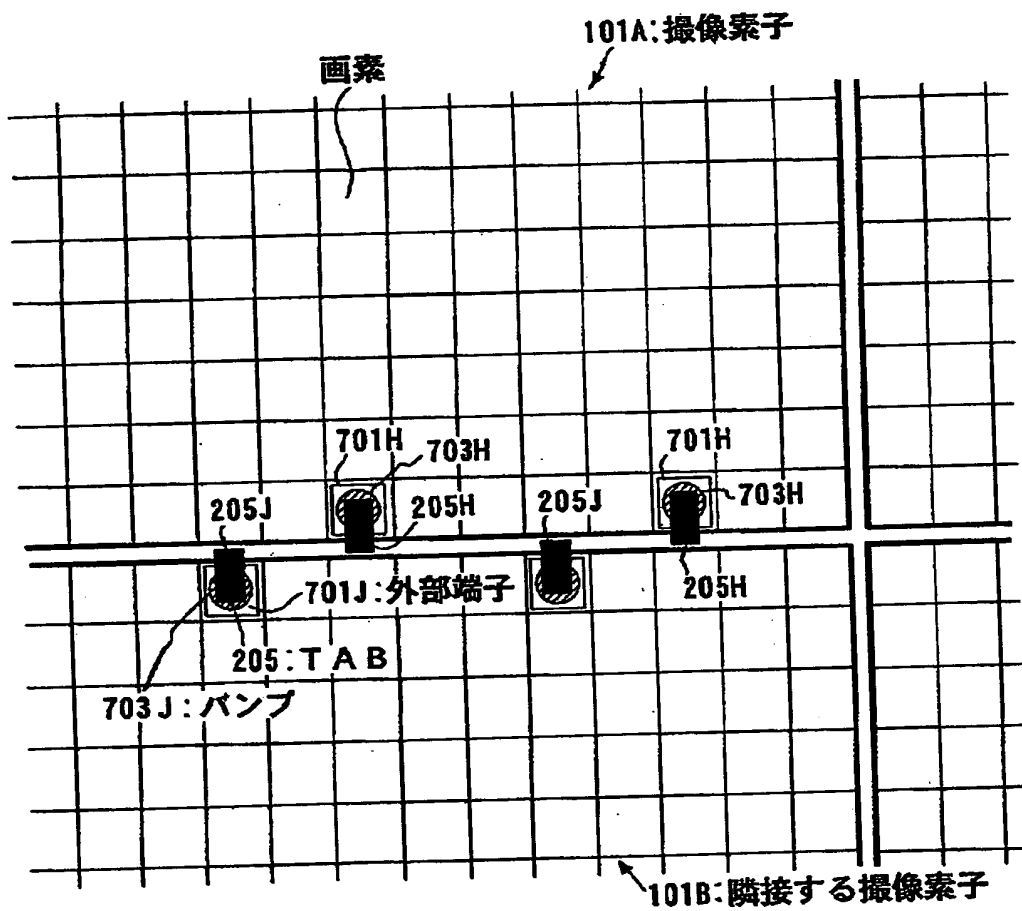
【図 15】



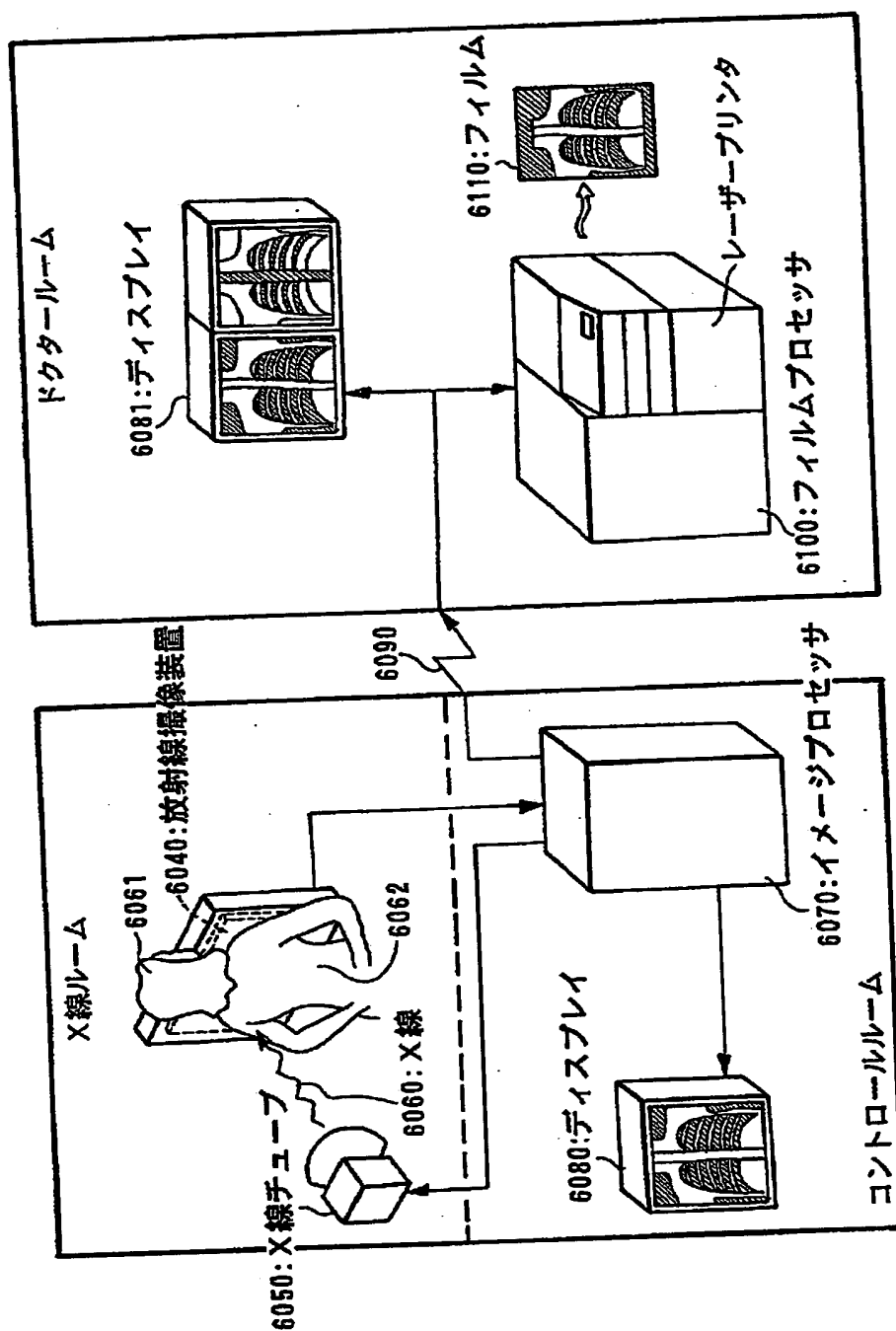
【図16】



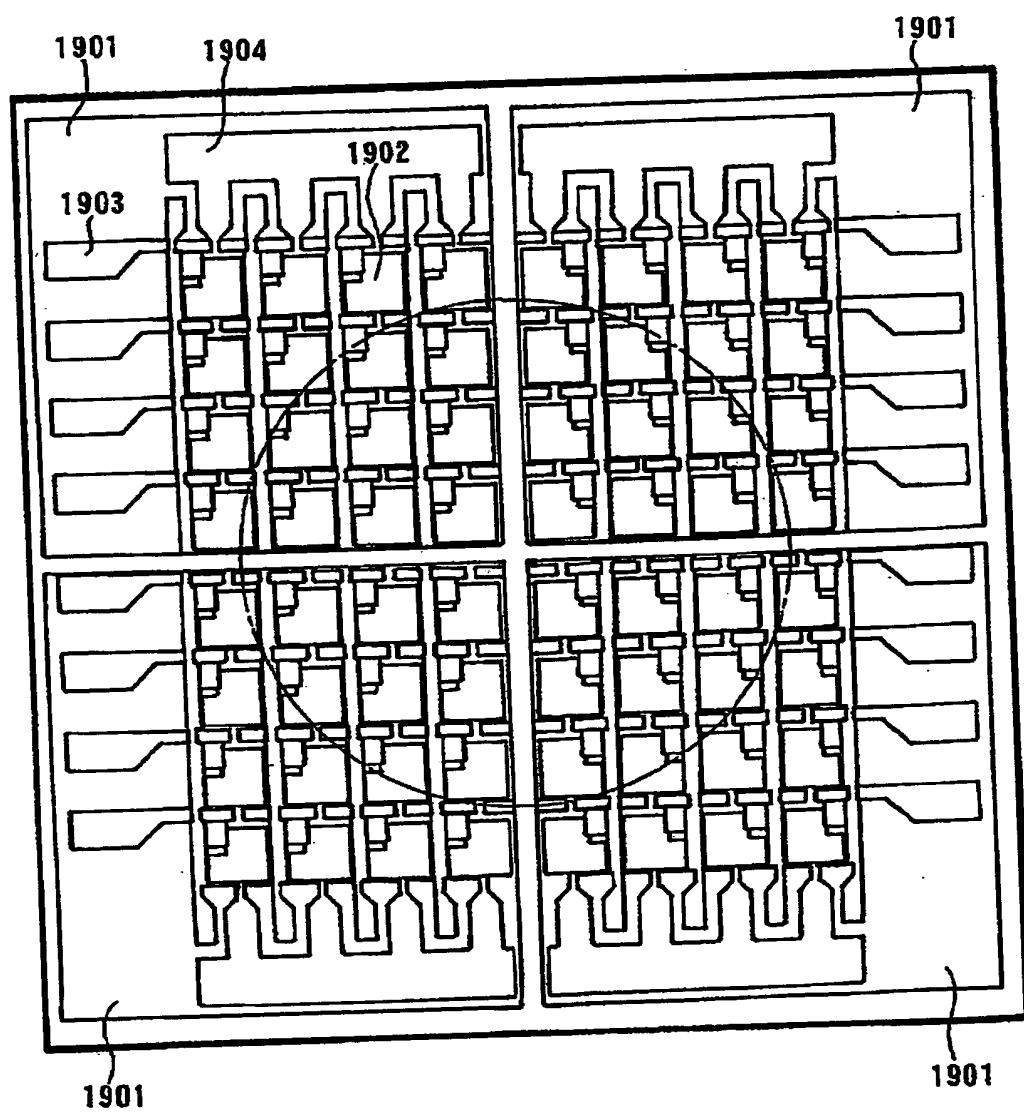
【図17】



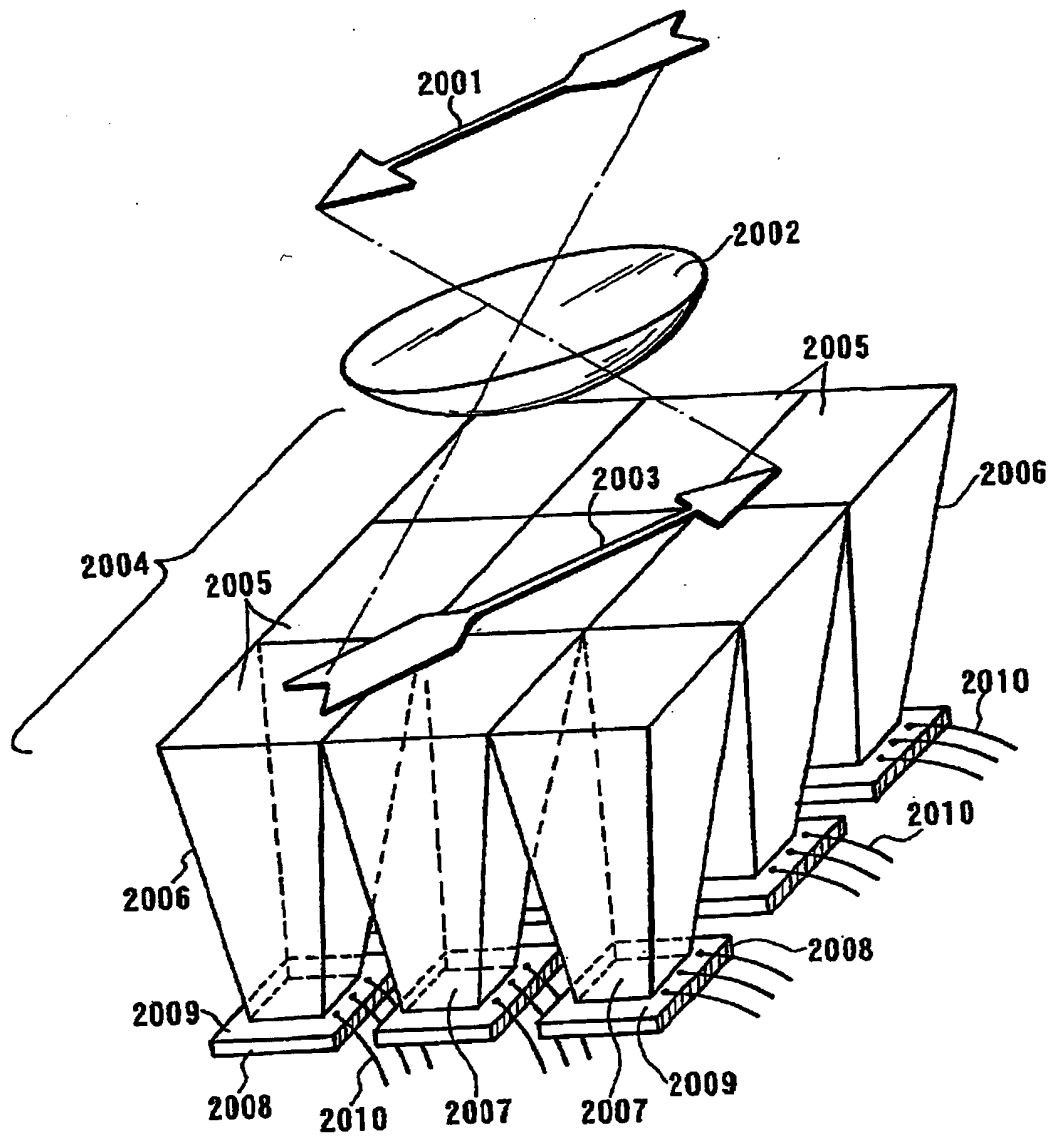
【図18】



【図19】



【図 20】



【書類名】 要約書

【要約】

【課題】 高性能な複数の単結晶シリコンの撮像素子を用いて、繋ぎ目のない画像を提供できる大板の放射線、特にX線撮像装置を提供する。

【解決手段】 被写体像を複数の領域に分割して撮像する、光電変換部を含む画素を複数配列した撮像領域と、前記領域内の複数の光電変換部間に設けられた、外部端子701A又は／及び保護回路702Aと、を有する。

【選択図】 図7

出 願 人 履 歴 情 報

識別番号 [000001007]

1. 変更年月日 1990年 8月30日
[変更理由] 新規登録
住 所 東京都大田区下丸子3丁目30番2号
氏 名 キヤノン株式会社